

# (12) United States Patent

Byers et al.

(10) Patent No.:

US 6,693,901 B1

(45) Date of Patent:

Feb. 17, 2004

#### (54) BACKPLANE CONFIGURATION WITHOUT **COMMON SWITCH FABRIC**

(75) Inventors: Charles Calvin Byers, Aurora, IL (US); Stephen Joseph Hinterlong, Elburn, IL (US); Robert Allen Novotny, Naperville, IL (US)

Assignee: Lucent Technologies Inc., Murray Hill, NJ (US)

Notice: Subject to any disclaimer, the term of this patent is extended or adjusted under 35 U.S.C. 154(b) by 0 days.

(21) Appl. No.: 09/544,099 (22) Filed: Apr. 6, 2000 Int. Cl.<sup>7</sup> ...... H04L 12/40 (51) (52)(58)Field of Search ...... 370/396, 362, 370/389, 360, 364, 365

#### (56)References Cited

#### U.S. PATENT DOCUMENTS

5,388,102 A \* 2/1995 Griffith et al.

5,625,780 A	*	4/1997	Hsieh et al.	 395/311
6,587,470 B1	*	7/2003	Elliot et al.	 370/404

#### OTHER PUBLICATIONS

Cabletron Systems, MMAC-Plus Installation Guide for Use with the 9C114 and 9C714 Chassis, Copyright Mar. 1997, (See p. 3).

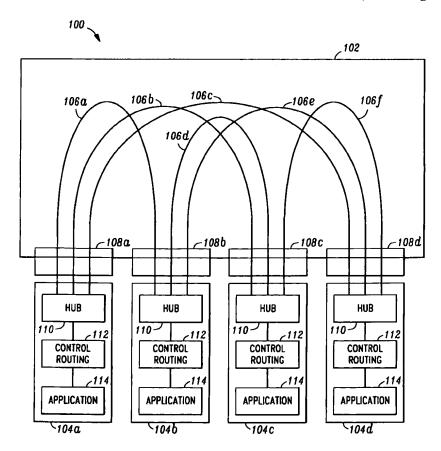
\* cited by examiner

Primary Examiner-Kenneth Vanderpuye

**ABSTRACT** 

An electronic system for networking, switching or computing includes a backplane-based interconnection system (100). The system includes a backplane (102) with a plurality of traces coupled to slots for receiving circuit packs (104a-d). The backplane traces are configured to form point-to-point connections (106a-f) from one slot of the backplane to every other slot of the backplane. A hub circuit (110) is provided on each circuit pack for coupling the circuit pack to the point-to-point connections in the backplane. Circuit packs communicate via direct connections over the point-to-point connections or indirectly by sending traffic through point-to-point connections and hub circuits.

#### 23 Claims, 5 Drawing Sheets



#### **ELECTRONIC SYSTEM**

Publication number: JP2001356847 (A)

Publication date:

2001-12-26

Inventor(s):

BYERS CHARLES CALVIN; HINTERLONG STEPHEN J;

**NOVOTNY ROBERT ALLEN** 

Applicant(s): Classification: - international: LUCENT TECHNOLOGIES INC

G06F3/00; G06F13/36; H04L12/44; H04L12/56; H04Q11/04;

H05K1/14; G06F3/00; G06F13/36; H04L12/44; H04L12/56; H04Q11/04; H05K1/14; (IPC1-7): G06F3/00; G06F13/36;

H04L12/44; H04L12/56

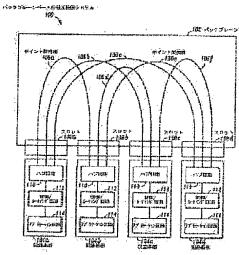
- European:

H04Q11/04S2

Application number: JP20010105789 20010404 Priority number(s): US20000544099 20000406

#### Abstract of JP 2001356847 (A)

PROBLEM TO BE SOLVED: To provide an electronic system for operating networking, switching, and computing. SOLUTION: A mutual connection system (100) of a back plane base is provided with a back plane (102) equipped with plural traces connected to slots for receiving circuit boards (104a-d). The back plane traces are constituted so that inter-point connections (106a-f) from a certain slot to all the other slots can be formed. A hub circuit (110) is arranged on each circuit pack, and the circuit packs are connected to the inter-point connections. The circuit packs are allowed to communicate via direct connection, interpoint connection or indirect connection by transmitting traffics via the inter-point connection and the hub circuit.



Also published as:

🔁 EP1143761 (A2)

🔁 EP1143761 (A3)

🔁 US6693901 (B1)

🔁 CA2337659 (A1)

Data supplied from the esp@cenet database — Worldwide

#### (19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-356847 (P2001-356847A)

最終頁に続く

(43)公開日 平成13年12月26日(2001.12.26)

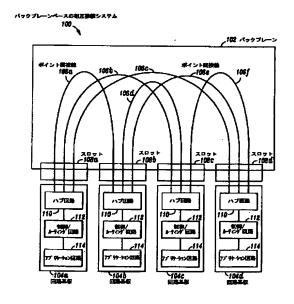
(51) Int.Cl. <sup>7</sup>	識別記号	FI.	テーマコード( <del>参考</del> )	
G06F 3/00		G06F 3/0	0 A 5B061	
13/36	3 1 0	13/3	6 310C 5K030	
H04L 12/44	300	H04L 12/4	4 300 5K033	
12/56		12/5	12/56 E	
		審査請求未	K請求 請求項の数23 OL (全 12 頁)	
(21)出願番号	特顧2001-105789(P2001-105789)	(71)出願人 59	596077259	
		) l	~ーセント テクノロジーズ インコーポ	
(22)出顧日	平成13年4月4日(2001.4.4)	L	イテッド	
		L	ucent Technologies	
(31)優先権主張番号	09/544099		Inc.	
(32)優先日	平成12年4月6日(2000.4.6)	7	ノメリカ合衆国 07974 ニュージャージ	
(33)優先権主張国	米国 (US)		・、マレーヒル、マウンテン アベニュー	
			600 - 700	
		(72)発明者 ヂ	・ャールズ カルパン パイヤーズ	
		ア	<b>アメリカ合衆国、60504 イリノイ州、オ</b>	
		_	・ロラ、プレマートン レーン 3202	
		(74)代理人 10	00081053	
		弁	理士 三俣 弘文	

### (54) 【発明の名称】 電子システム

#### (57)【要約】

【課題】 ネットワーキング、スイッチング、コンピューティングを行う電子システムを提供すること。

【解決手段】 本発明のバックブレーンベースの相互接続システム(100)は、回路基板(104a-d)を受け入れるためのスロットに接続された複数のトレースを具備したバックブレーン(102)を有する。バックブレーントレースは、あるスロットから他の全てのスロットへのポイント間接続(106a-f)を形成するよう構成される。ハブ回路(110)が各回路バック上に具備され回路バックをボイント間接続に接続する。回路バックは、直接接続あるいはポイント間接続あるいは間接的接続を介してポイント間接続とハブ回路を介してトラフィックを送信することにより通信する。



#### 【特許請求の範囲】

【請求項1】 (A) 複数のトレース(106)と前 記複数のトレースに接続される複数のスロット(10 8) を具備した多層回路基板を有するバックプレーン  $(102) \, \xi$ 

(B) 前記複数のスロットに接続される複数の回路基 板(104)とからなり、

前記複数の回路基板のうちのある回路基板は、前記複数 のスロットのうちのあるスロットに接続され、

前記複数の回路基板のうちの各回路基板は、ハブ回路 (110)を有し、

前記複数のハブ回路のうちのあるハブ回路は、別のハブ 回路へのポイント間接続を有し、これによりあるハブ回 路を具備した第1回路基板と、別のハブ回路を具備した 第2回路基板との間の通信を行い、

前記ポイント間接続は、複数のトレースの少なくとも一 部のトレースを用いて行われることを特徴とする電子シ ステム。

【請求項2】 前記ポイント間接続は、双方向シリアル リンクを有することを特徴とする請求項1記載のシステ 20 ム。 ム。

【請求項3】 前記システムは、通信交換システムを有 することを特徴とする請求項2記載のシステム。

【請求項4】 前記複数の回路基板のうちの少なくとも 1つの回路基板は、制御/ルーティング回路(112)

前記制御/ルーティング回路が、あるハブ回路と他のハ ブ回路の間の通信を行うためのプロトコールを実行する ことを特徴とする請求項1記載のシステム。

【請求項5】 前記少なくとも1つの回路基板は、制御 **/ルーティング回路に接続されたアプリケーション回路** (114)を有することを特徴とする請求項4記載のシ ステム。

【請求項6】 前記アプリケーション回路は、アクセス インタフェースとラインインタフェースとトランクイン タフェースと処理資源とデジタル信号プロセッサのうち の少なくとも1つを有することを特徴とする請求項5記 載のシステム。

【請求項7】 前記アプリケーション回路は、モジュー ル回路を受け入れるコネクタ(130)を有することを 40 特徴とする請求項5記載のシステム。

【請求項8】 (A) 複数のトレースと前記複数のト レースに接合される複数のスロットを具備した多層回路 基板を有するバックプレーンと、

(B) 前記複数のスロットに接続された複数の回路基 板と前記複数の回路基板のうちのある回路基板は、複数 のスロットのうちのあるスロットに接続され、

前記複数の回路基板のうちの各回路基板は、ハブ回路を 有し、

(C)

らの間に配置された複数のポイント間接続と、を有し、 前記複数のポイント間接続は、前記複数のトレースのう ちの少なくとも一部のトレースを用いて行われることを 特徴とする電子システム。

【請求項9】 前記ポイント間接続は、双方向シリアル リンクを有することを特徴とする請求項8記載のシステ

【請求項10】 前記複数のハブ回路の各ハブ回路は、 第1隣接ハブ回路への第1ポイント間接続と第2隣接ハ 10 ブ回路への第2ポイント間接続を有することを特徴とす る請求項8記載のシステム。

【請求項11】 前記複数の回路基板のうちの少なくと も1つの回路基板は、制御/ルーティング回路を有し、 これにより、複数のハブ回路間の通信を行うためのプロ トコールを実行することを特徴とする請求項8記載のシ ステム。

【請求項12】 前記少なくとも1つの回路基板は、制 御/ルーティング回路に接続されたアブリケーション回 路を有することを特徴とする請求項11記載のシステ

【請求項13】 前記アプリケーション回路は、アクセ スインタフェースとラインインタフェースとトランクイ ンタフェースと処理資源とデジタル信号プロセッサのう ちの少なくとも1つを有することを特徴とする請求項1 2記載のシステム。

【請求項14】 前記アプリケーション回路は、モジュ ール回路を受け入れるコネクタを有することを特徴とす る請求項12記載のシステム。

【請求項15】 前記複数の回路基板のうちの2個の回 30 路基板は、中央回路基板として指定され、中央回路基板 上にはない複数のハブ回路のうちの各ハブ回路は、中央 回路基板へのポイント間接続を有することを特徴とする 請求項8記載のシステム。

【請求項16】 (A) 複数のトレースと前記複数の トレースに接合される複数のスロットを具備した多層回 路基板を有するバックプレーンと、

(B) 前記複数のスロットに接続された複数の回路基 板と、を有し、前記複数の回路基板のうちのある回路基 板は、複数のスロットのうちのあるスロットに接続さ ħ.

前記複数の回路基板のうちの各回路基板は、ハブ回路を 有し、

前記複数のハブ回路の各ハブ回路は、他のハブ回路と各 ハブ回路と、各ハブ回路間の直接ポイント間接続を介し て通信し、

他のハブ回路あるいは各ハブ回路は、別のハブ回路と複 数のハブ回路のうちの少なくとも1つのハブ回路と少な くとも2個のポイント間接続を介して通信し、

前記直接ポイント間接続と、前記少なくとも2個のポイ 前記複数のハブ回路間の通信を行うためにそれ 50 ント間接続は、複数のトレースのうちの少なくとも一部

のトレースを用いて形成されることを特徴とする電子シ ステム。

【請求項17】 前記直接ポイント間接続と、前記少な くとも2個のポイント間接続は、双方向性シリアルリン クを含むことを特徴とする請求項16記載のシステム。

【請求項18】 前記複数の回路基板の各回路基板は、 複数のハブ回路間の通信を行うプロトコールを実行する 制御/ルーティング回路を有することを特徴とする請求 項16記載のシステム。

グ回路に接続されたアプリケーション回路を有すること を特徴とする請求項18記載のシステム。

【請求項20】 前記アプリケーション回路は、アクセ スインタフェースとラインインタフェースとトランクイ ンタフェースと処理資源とデジタル信号プロセッサのう ちの少なくとも1つを有することを特徴とする請求項1 9記載のシステム。

【請求項21】 前記アプリケーション回路は、モジュ ール回路を受け入れるコネクタを有することを特徴とす る請求項19記載のシステム。

【請求項22】 (A) 第1バックプレーンと第2バ ックプレーンと、

前記第1と第2のバックプレーンの各々は、複数のトレ ースと前記複数のトレースに接続するための複数のスロ ットを具備する多層回路基板を有し、

(B) 前記複数のスロットに接続された複数の回路基 板と、

前記複数の回路基板のうちのある回路基板は、複数のス ロットのうちのあるスロットに接続され、

有し、

- (C) 前記複数のハブ回路の間の通信を行うために、 それらの間に配置された複数のポイント間接続と、 前記複数のポイント間接続は、複数のトレースのうちの 少なくとも一部のトレースを用いて行われ、
- (D) 前記第1バックプレーンの複数のトレースのう ちの一部の拡張トレースを形成するために、第1バック プレーンに接続された第1拡張回路基板と、
- (E) 前記第2バックプレーンの複数のトレースのう ちの一部の拡張トレースを形成するために、第2バック プレーンに接続された第2拡張回路基板と、を有し、 前記第1拡張回路基板と第2拡張回路基板は、前記第1 バックプレーンの複数のトレースのうちの一部の拡張ト レースが、第2 バックプレーンの複数のトレースのうち の一部の拡張トレースに接続されるよう接続されること

【請求項23】 前記第1拡張回路基板は、前記第2拡 張回路基板にケーブルを介して接続されることを特徴と する請求項22記載のシステム。

【発明の詳細な説明】

を特徴とする電子システム。

[0001]

【発明の属する技術分野】本発明は大型電子システムに 関し、特に共通の交換網基板を必要としない通信切り換 えシステム構成に関する。

[0002]

【従来の技術】コンピューティングやデータネットワー キングおよび通信の構成要素に用いられる大型の電子シ ステムは、共通のバックプレーンを用いて、このバック プレーンのスロットにプラグを差し込んで回路基板パッ 【請求項19】 前記各回路基板は、制御/ルーティン 10 ク (回路基板あるいはモジュールとも称する)間に高速 の相互接続を提供している。バックプレーンは、高速の 相互接続を提供するために、選択的にルーティングされ た導電性トレースを具備した積層構造の回路基板から構 成される。バックプレーン上にコネクタが具備され、ス ロットのついたシャーシーを用いて取り付けられる回路 基板(パック)、モジュールとを接続している。これら のバックプレーンの特性は、電子システムのキャパシテ ィ(容量)、性能、信頼性、コスト、スケール特性に対 し大きな影響を及ぼす。

> 【0003】ある種のバックプレーンは、高容量を意図 したものであり、他のバックプレーンは、低コストを意 図したものもある。現在高速の通信プラットフォームお よびバスや通信網においてバックプレーントランスポー トインフラストラクチャを提供するための2つの主要な アーキテクチャが存在する。これらのアーキテクチャ は、真に普遍的なブラットフォームの形成を阻止するよ うな制約を有している。

【0004】バスベースのバックプレーンは、大量の並 列信号を用い、各信号は各スロットに到着しさらに各基 前記複数の回路基板のうちの各回路基板は、ハブ回路を 30 板に到着している。この相互接続スキームは、用途が広 くかつ低コストであるが、最大のシステムスループット は1秒間あたり数十億ビットしかなく、信頼性もまた制 約される。全体的なスループットは、バックプレーン上 の全ての基板の間でシェアしなければならない。

> 【0005】バスは、通常より、大量のブロードバンド トラフィックを処理しない、あるいは低コストの小さな システムで用いられる。特にバスベースのバックプレー ンは、低コストの共通素子を有し、そのためシステムコ ストが安くなり、特にシステムが、全ての回路基板ある 40 いはモジュールを最初から搭載しない場合にはそうであ

> 【0006】網ベースのシステムは、高速の中央網を利 用するかあるいはハブを利用して全てのモジュール間で トラフィックを切り換えている。高速のポイント間接続 装置(並列あるいは直列のいずれか)においては、スタ 一形状では、各モジュールと中央網との間でケーブルあ るいはバックプレーンを介して接続が配線されている。 中央網は、高速コンピューティングあるいはブロードバ ンド通信をサポートするのに必要な大きなバンド幅(1 50 兆ビット以上)を提供する。

【0007】ところが完全な中央網は、最大数の接続を サポートし、モジュールが相互接続される前に搭載しな ければならないために、このようなシステムのコストは 極めて高く、部分的にしかモジュールを搭載しないたシ ステムについては特に当てはまり、そしてこの網の大き なコストは僅かな数のモジュールに分配される(結果的 に髙価になる)。

#### [0008]

【発明が解決しようとする課題】コンピューティングや 通信のニーズは、非常に増加しており、特に広いバンド 10 幅のシステムは、分散型コンピューティング、ネットワ ーキング、通信スイッチングに必要なものと考えられて いる。従来のバスベースのバックプレーンシステムと中 央網ベースのシステムの欠点からすると、バスベースの 相互接続の低コストおよび中央網ベースの相互接続の高 容量の両方を有するバックプレーンベースのシステムが 必要とされている。

#### [0009]

【課題を解決するための手段】本発明の電子相互接続シ ステムは、バックプレーンを有する。このバックプレー 20 ンは、バックプレーン内にルーティングされたトレース に接続するための複数のコネクタ付きのスロットを具備 した多層構造の回路基板を有する。コネクタ付きのスロ ットを用いることにより回路基板は、トレースが配線さ れているバックプレーンに接続される。バックプレーン に接続された回路基板間の接続を容易にするためにハブ 回路が各回路基板に具備される。

【0010】さらにまた、ポイント間の接続が、バック プレーン内のあるスロットから全ての他のスロットに行 われる。ポイント間接続装置は、バックプレーン内のト レースを用いて行われる。各回路基板内のハブ回路は、 ボイント間接続装置に接続され、ボイント間接続装置に より形成された通信リンクを介して制御とルーティング を容易にしている。

【0011】バックプレーンに形成されたポイント間接 続装置は、実際にあるいは仮想的にハブ回路を用いてス ロット間で選択的にルーティングされ、異なる接続トポ ロジーとキャパシティと信頼性を与える。本発明の一実 施例においては、各スロットは、全ての他のスロットに 対しポイント間接続を与え、完全なメッシュを形成して いる。例えば、回路基板に対し16個のスロットを具備 したバックプレーンにおいては、各回路基板は15個の ポイント間接続を有し、それぞれが異なるスロットで終 端している。

【0012】この構成により、いずれかの回路基板(あ るいはモジュール)から別の回路基板(モジュール)へ の直接的なポイント間接続が得られる。さらにまた、例 えばポイント間接続に誤りがあったり利用できない場合 には、回路基板間の通信は別の回路基板を介した通信に の他の構成が考えられるが、隣接するスロットはポイン ト間接続を有し、対向する端部のスロットは、ポイント 間接続を介して接続されてリングを完結させる。

#### [0013]

【発明の実施の形態】図1は本発明のバックプレーンベ ースの相互接続システム100のブロック図である。シ ステム100は、バックプレーン102と数個の回路基 板104a-dを有する。バックプレーン102は、回 路基板104a-d間の相互通信を提供する。特に本発 明によれば、回路基板104a-dのそれぞれは、ポイ ント間接続106a-fを有し、これらを用いて回路基 板104a-d間の通信をルーティングしている。

【0014】バックプレーン102は、スロット108 a-dを有し、これがポイント間接続106a-fを提 供するための回路基板104a-dに対するインタフェ ースを提供する。スロット108a-dは、好ましくは コネクタである。ポイント間接続106a-fは、バッ クプレーン102の複数の層に形成された導電性トレー スで形成されている。本発明一実施例においては、ポイ ント間接続106a-fの電気的特性は、InfiniBand s tandard from the InfiniBand Trade Association, 544 0 SW Westgate Drive, Suite 217, Portland, OR 97221 (www.sysio.org) に従って実現される。

【0015】InfiniBandの電気信号処理仕様によれば、 ポイント間接続106a-fは、2.5ギガビット/秒 の金属導体による双方向シリアルリンクである。Infini Band仕様以外のものとしては適宜置換したポイント間リ ンク技術を用いることができる。さらに好ましくは、ポ イント間接続106a-fを形成するトレースは、多層 30 バックプレーンの単一層上あるいは同一の導電体配列を 用いた隣接層上で互いに隣接したポイント間接続に信号 対をルーティングする。さらに好ましくは、信号対を搬 送する層に隣接する層は、高圧電位あるいは接地電位 (即ち、信号接地電位) である。

【0016】各回路基板104a-dは、ハブ回路11 0と制御/ルーティング回路112とアプリケーション 回路114を有する。ハブ回路110は、ポイント間接 続106a-fに直接インタフェースし、これにより回 路基板は、ポイント間接続を介して通信できる。制御/ 40 ルーティング回路112は、ハブ回路110を介してポ イント間接続106a-fへのルーティングを制御する プロトコールを実行する。

【0017】アプリケーション回路114は、特定のア プリケーションを実行するのに必要な回路と、相互接続 システム100へそのアプリケーションをインタフェー スするのに必要な回路を有する。例えばアプリケーショ ン回路114は、アクセスインタフェースあるいはライ ンインタフェースで、例えばISDNあるいはフィーダ ーあるいはトランクインタフェース、例えばT1, T3 より容易に実現できる。例えば、リング構成を含む沢山 50 あるいはOC12を実行する。また、アプリケーション (5)

回路114は、処理資源、デジタル信号プロセッサあるいは他の資源を実現する。

【0019】図2は、回路基板104aの更なる詳細を示すブロック図である。回路基板104aは、パワー回路116とハブ回路110と制御/ルーティング回路112とアプリケーション回路114を有する。パワー回路116は、バックプレーン102からパワーを得て、調整し変換して回路基板104aの構成要素に分配している。ハブ回路110と制御/ルーティング回路112とアプリケーション回路114は、上記の機能および次に述べる機能を実行する。

【0020】ハブ回路110は、N×Nハブスイッチ120とルーティングテーブル122とを有する。ハブ回路110は、分散型の網交換素子(disrtibuted fabric switch element)として機能する。これは従来の通信システムで使用される中央網スイッチとは対称的である。N×Nハブスイッチ120は、回路基板104aをバックプレーン内のN-1個のポイント間接続に接続する。図1に示したシステム100においては、Nは4である。N×Nハブスイッチ120は、トラフィックを受け入れそれをN個のリンクにルーティングする。

【0021】さらに好ましくは、N本のリンクのうちの1本のリンクは回路基板104aである。他のリンクは、他のスロット内の回路基板上の他のハブ回路へのボイント間接続である。N×Nハブスイッチ120は、バックプレーン102内へのN-1個のボイント間接続へのリンクと制御/ルーティング回路112に接続された1個の内部リンク124を有する。ハブ回路110は、外部リンクからトラフィックを受け入れそれを内部リンクにルーティングする。

【0022】ハブ回路110は、回路基板104aから内部リンク124を介して通信を受領し、この通信を適宜の外部リンクにルーティングする。ハブ回路110の更なる機能は、複数の外部リンクのうちの1本の外部リンクからトラフィックを受け入れ、そのトラフィックを別の他の外部リンクにルーティングし、これは回路基板104a上でそのトラフィックを着信することなく行われる。ルーティングテーブル122は、構築情報およびハブ回路110に接続されたポイント間接続に関連する他のデータを記憶するメモリ素子である。

【0023】制御/ルーティング回路112は、ハブ回 50 続システム200を示す。システム200は、図1のシ

路110により実行される通信機能に対し、ある種の制御信号を与え、同時にまたアプリケーション回路114のハブ回路110に対するインタフェース機能を実行する。制御/ルーティング回路112は、好ましくは、制御プロセッサ126は、マイクロプロセッサ、メモリ、必要とされるインタフェース回路を有する。制御プロセッサ126は、ホストアダプタ機能を実行して低レベル制御を与え、InfiniBandネットワークでのバッファリングと優先度処理の管理を実行する。

【0024】同時にネットワークプロセッサでもある制御プロセッサ126は、例えばIPルーティング、非同期転送モード(ATM)交換およびタイムスロット交換、プロトコールの適用等のパケット処理機能とメッセージ処理機能を実行する。制御プロセッサ126は、ハブ回路110からアプリケーション回路114上で用いられるバスへのトラフィックの変換とインタフェースを実行する。

【0025】例えば、アプリケーション回路114は、 20 シリアルリンクあるいはバス(InfiniBand serial lin k)、PCIバス、UTOPIAバス(非同期転送モー ドセルに用いられる)とH. 1X0バス(同期タイムス ロットに用いられる)を含む。バッファ128は、制御 プロセッサ126により制御されるパケットメッセージ および他のペイロードを記憶する大規模なRAMである。

【0026】アプリケーション回路114は。実現すべきアプリケーションによって変更可能である。柔軟性と適用性を容易にするためにアプリケーション回路114
は、機能を変えて回路基板モジュールを受け入れる数個のコネクタ130を有する。アプリケーション回路114は、アプリケーションプロセッサ132とRAM134と周辺装置136を有する。アプリケーションプロセッサ132は、RAM134と周辺装置136を用いて、通信ネットワークにおいてアクセスあるいはトランクインターフェースあるいはフィーダーインタフェース等のアプリケーションを実行する。

【0027】アプリケーションプロセッサ132は、制御プロセッサ126にバス138を介して接続される。バス138を実際に具体化するものは、PCIあるいはInfiniBand等のシリアルリンクのような標準バスである。他の標準インタフェースバス140,142は、これらのバスを利用するアプリケーション回路用のコネクタ130に接続される。好ましくは、コネクタ130はPCIメザニンカードソケット(mezzanine card sockets)である。上記に掲げたリストに加えて、アプリケーションプロセッサ132は、バンド幅の管理、呼びの処理あるいは汎用サーバー等のため間の機能を含む。

【0028】図3は本発明によるバックプレーン相互接続システム200を示す。システム200は、図1のシ

ステム100と類似の構成でシステム100で用いた参照番号を再使用する。しかし、バックプレーン202のポイント間接続106g-jは、バックプレーン102のポイント間接続106g-jは、リング形状を構成するために選択的にルーティングされている。このリング構成においては、隣接する回路基板は、互いに接続されたポイント間接続を有する。

【0029】例えば、回路基板104bは、回路基板104aと104cに隣接してポイント間接続106g,106hを有する。このシステムの反対側の端部にある(更に遠くの)2つの回路基板、例えば回路基板104aと104dは隣接していると見なされ、それらの間にポイント間接続106jを有する。図3では実際のポイント間接続を示しているが、ポイント間接続106gーjは図1のポイント間接続106aーfのような直接接続あるいは間接(仮想)接続でもよい。

【0030】図4は本発明によるバックプレーン相互接続システム300を示す。システム300は、図1のシステム100と類似し、同一の構成要素は同一の参照番号を用いる。しかし、バックプレーン202のポイント間接続106k-oは、バックプレーン102のポイント間接続106a-fとは異なってルーティングされている。特に、ポイント間接続106k-oは、二重スター構成を形成するよう選択的にルーティングされている。との二重スター構成においては、回路基板104a-dのうちの2つの回路基板は中央回路基板となるよう任意に選択される。

【0031】図4においては、回路基板104a,104dは、中央回路基板として用いられる。中央回路基板30ではない回路基板は、この場合、回路基板104b,104cであるが、それらは中央回路基板のそれぞれに対し、ボイント間接続106k,106n,1061,106oを有するが、互いのボイント間接続は有しない。回路基板104a,104dは、それらの間にボイント間接続106mを有する。ボイント間接続106k-oは、仮想接続でもよい。二重スター構成以外の構成としては単一スター構成であり、この構成においては、ある回路基板は、中央回路基板として指定され、各1つおきの回路基板は、中央回路基板に対するボイント間接続は有しない。

【0032】図5は本発明による2個のバックプレーン相互接続システムを表す。一方のシステムはシステム500であり、他方のシステムは500′として示す。両方のシステム500、500′は、図1で説明したように回路基板104a-cとバックプレーン102を有する。本発明によれば、システム500とシステム500′は、拡張基板504により各システム上の回路基板の間に通信を形成するために互いに接続される。

【0033】拡張基板504はバックプレーン102に接続され、バックプレーン102内のポイント間接続を拡張する。好ましくは、拡張基板504はバックプレーン102内のトレースを電気的に拡張するために、その中にルーティングされたトレースを具備する受動型回路基板である。ケーブルあるいはコネクタ506を用いてシステム500、500′を互いに電気的に接続する。【0034】様々なシステムが、本明細書に開示したバックプレーン相互接続システムを利用できる。このようなシステムの一例は、あるネットワークから別のネットワークへの変換を与える汎用ゲートウェイである。本発明によりバックプレーン相互接続システムを用いて実現される汎用ゲートウェイにおいては、アプリケーション回路は、アクセス回路とデジタル信号処理回路とを実行する。

【 0 0 3 5 】例えば、ある種のアプリケーション回路は、アクセスラインと長距離トランスを終端できる。用いられるインタフェースは、デジタル加入者線(digita 1 subscriber line, DSL)インタフェースあるいは OC 1 2 トランクインタフェースあるいは他のリンクあるいはトランクインタフェースを有する。デジタル信号処理回路は、圧縮、脱圧縮(伸張)、符号化、復号化を行うために用いることもできる。

#### [0036]

【発明の効果】本発明はコネクタ用のスロットと、このスロット間に複数のポイント間接続を具備したバックプレーンを有する相互接続システムを提供する。ポイント間接続は、バックプレーンの各スロットに接続されたハブ回路を用いて制御される。ハブ回路により与えられるポイント間接続と分散交換機能は、中央交換基板(cent ral fabric switching board)を必要としない。これによりバンド幅とキャパシティを犠牲にすることなくコストを低減することができる。

【0037】特許請求の範囲に記載されている、発明の 構成要件の後の括弧内の符号は、構成要件と実施例と対 応づけて発明を容易に理解させる為であり、特許請求の 範囲の解釈に用いるべきのものではない。

# 【図面の簡単な説明】

【図1】本発明によるバックプレーンベースの相互接続 システムを表すブロック図

【図2】図1のバックプレーンベースの相互接続システムで使用される回路基板のブロック図

【図3】回路基板がリング状に接続された本発明による バックプレーンベースの相互接続システムのブロック図 【図4】回路基板が二重星形形状に接続された本発明に よるバックプレーンベースの相互接続システムのブロッ ク図

【図5】複数のバックプレーンが拡張基板を用いて接続 される本発明のバックプレーンベースの相互接続システ 50 ムのブロック図

12

#### 【符号の説明】

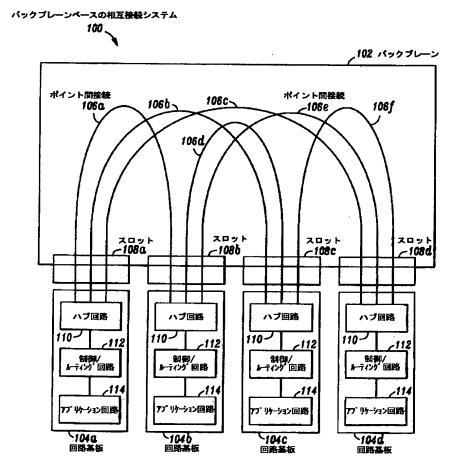
100 バックプレーンベースの相互接続システム

11

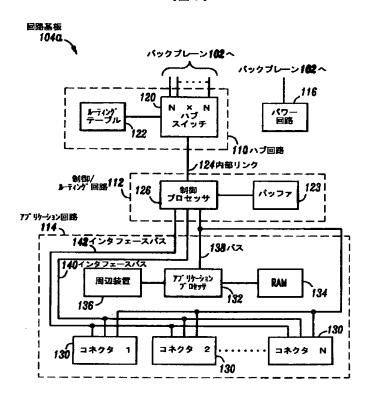
- 102 バックプレーン
- 104 回路基板
- 106 ポイント間接続
- 108 スロット
- 110 ハブ回路
- 112 制御/ルーティング回路
- 114 アプリケーション回路
- 116 パワー回路
- 120 N×Nハブスイッチ
- 122 ルーティングテーブル
- 124 内部リンク

- \*126 制御プロセッサ
  - 128 バッファ
  - 130 コネクタ
  - 132 アプリケーションプロセッサ
  - 134 RAM
  - 136 周辺装置
  - 138 バス
  - 140, 142 インタフェースバス
  - 200, 300, 500 バックプレーン相互接続シス
- 10 テム
  - 202, 302 バックプレーン
  - 504 拡張基板
- \* 506 コネクタ

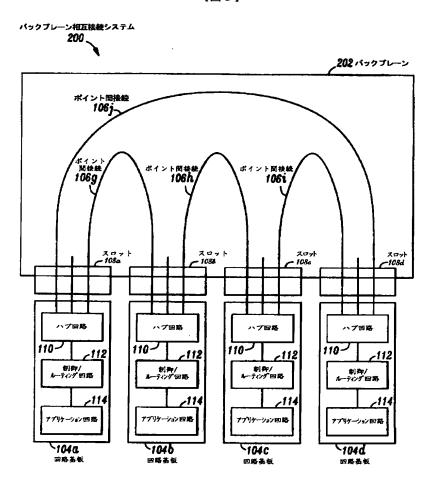
【図1】



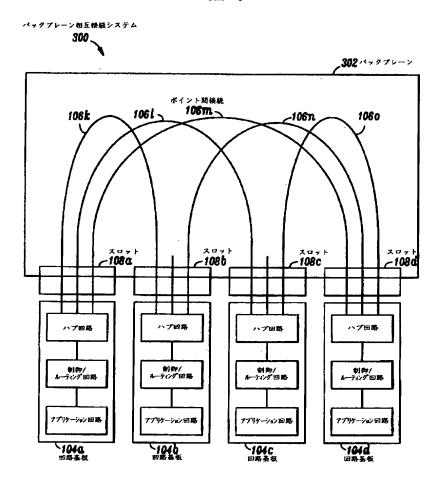
【図2】



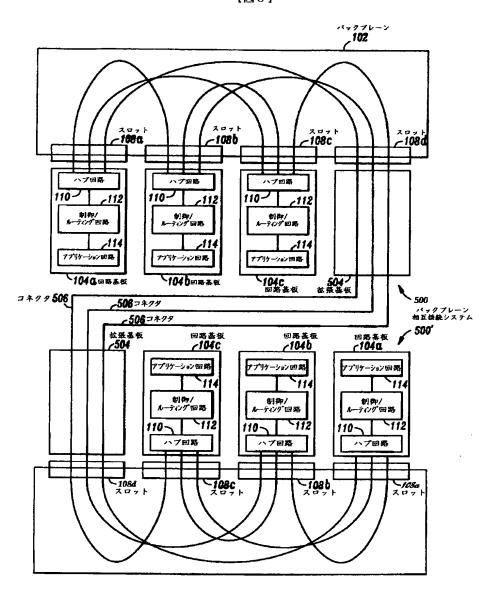
【図3】



【図4】



【図5】



## フロントページの続き

### (71)出願人 596077259

600 Mountain Avenue, Murray Hill, New Je rsey 07974-0636U.S.A. (72)発明者 ステファン ジョセフ ヒンターロング アメリカ合衆国、60119 イリノイ州、エ ルバーン、クローバー ヒル レーン 42 W790 (72)発明者 ロバート アレン ノボトニー アメリカ合衆国、60565 イリノイ州、ネ イパービル、マサチューセッツ アベニュ ー 2301 F ターム(参考) 5B061 FF07

5K030 GA03 GA05 HD03 HD07 JA02 JA11 KA01 KA02 KA11 KA13

KX17 LB05

5K033 AA02 AA04 DA05 DB03 DB13

DB17 DB18